

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re Application of: Yeh et al.

Group Art Unit: Unassigned

Serial No.: Unassigned

Examiner: Unassigned

Filed: March 15, 2004

Docket No. 250119-1150

For: **Thin-Film Transistor Liquid Crystal Display Substrate**

CLAIM OF PRIORITY TO AND
SUBMISSION OF CERTIFIED COPY OF REPUBLIC OF CHINA APPLICATION
PURSUANT TO 35 U.S.C. §119

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

In regard to the above-identified pending patent application and in accordance with 35 U.S.C. §119, Applicants hereby claim priority to and the benefit of the filing date of Republic of China patent application entitled, "Thin-Film Transistor Liquid Crystal Display Substrate", filed August 14, 2003, and assigned serial number 92122429. Further pursuant to 35 U.S.C. §119, enclosed is a certified copy of the Republic of China patent application

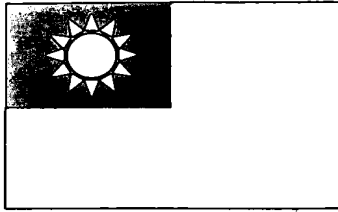
Respectfully Submitted,

**THOMAS, KAYDEN, HORSTEMEYER
& RISLEY, L.L.P.**

By: 
Daniel R. McClure, Reg. No. 38,962

100 Galleria Parkway, Suite 1750
Atlanta, Georgia 30339
770-933-9500

1169



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申 請 日：西元 2003 年 08 月 14 日
Application Date

申 請 案 號：092122429
Application No.

申 請 人：友達光電股份有限公司
Applicant(s)

局 長
Director General

蔡 練 生

發文日期：西元 2003 年 9 月 29 日
Issue Date

發文字號：09220971860
Serial No.

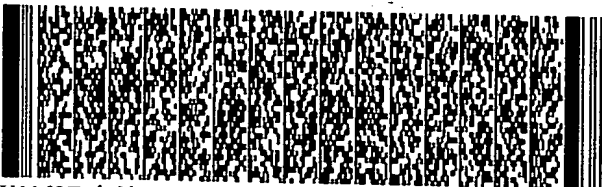
1169

| | |
|-------|-------|
| 申請日期： | IPC分類 |
| 申請案號： | |

(以上各欄由本局填註)

發明專利說明書

| | | |
|--------------------|-----------------------|--|
| 一、 發明名稱 | 中 文 | 薄膜電晶體液晶顯示器基板 |
| | 英 文 | |
| 二、 發明人 (共2人) | 姓 名 (中文) | 1. 葉光兆 2. 陳坤宏 |
| | 姓 名 (英文) | 1. Yeh, Kuang-Chao 2. Chen, Kun-Hong |
| | 國 籍 (中英文) | 1. 中華民國 TW 2. 中華民國 TW |
| | 住居所 (中 文) | 1. 桃園縣平鎮市環南路183號 2. 台北縣淡水鎮新興里20鄰新春街81號8F |
| | 住居所 (英 文) | 1. 2. |
| 三、 申請人 (共1人) | 名稱或 姓 名 (中文) | 1. 友達光電股份有限公司 |
| | 名稱或 姓 名 (英文) | 1. AU OPTRONICS CORP. |
| | 國 籍 (中英文) | 1. 中華民國 TW |
| | 住居所 (營業所) (中 文) | 1. 新竹市新竹科學工業園區力行二路1號 (本地址與前向貴局申請者相同) |
| | 住居所 (營業所) (英 文) | 1. No. 1, Li-Hsin Road 2, Science-Based Industrial Park, Hsinchu, Taiwan, R.O.C. |
| | 代表人 (中文) | 1. 李焜耀 |
| | 代表人 (英文) | 1. |



TW1169E(友達).p1d

四、中文發明摘要 (發明名稱：薄膜電晶體液晶顯示器基板)

一種薄膜電晶體液晶顯示器基板，主要包括有基板及覆蓋於基板上方之平坦化層。基板上係定義有薄膜電晶體與接觸窗插塞 (contact plug)，且薄膜電晶體之源/汲極係與接觸窗插塞電性連接。平坦化層係覆蓋於基板上方，且平坦化層係具有可暴露出接觸窗插塞之介層洞 (via hole)，而介層洞係具有一斷面外廓，此斷面外廓係具有至少一直邊。其中，介層洞係可透過迴焊 (reflow) 過程而具有斜度 (taper)。

五、(一)、本案代表圖為：第 2A 圖

(二)、本案代表圖之元件代表符號簡單說明：

200：薄膜電晶體液晶顯示器基板

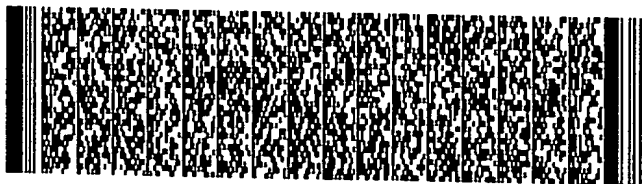
210：基板

215：緩衝層

216：薄膜電晶體

218：二氧化矽層

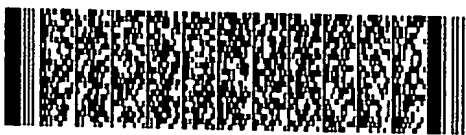
六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：薄膜電晶體液晶顯示器基板)

| | |
|-------------|------------|
| 220 : 接觸窗插塞 | 225 : 源/汲極 |
| 230 : 介電層 | 235 : 保護層 |
| 240 : 平坦化層 | 245 : 介層洞 |
| 247 : 斷面外廓 | 249 : 斜度 |
| 250 : ITO | |

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

無

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明是有關於一種平面顯示器基板，且特別是有關於一種薄膜電晶體液晶顯示器基板。

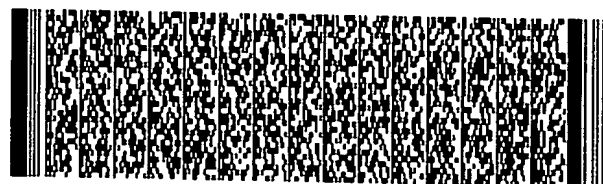
【先前技術】

相較於傳統之陰極射線管 (cathode ray tube)，薄膜電晶體液晶顯示器 (thin film transistor liquid crystal display, TFT-LCD) 具有低耗電量、體積小及無輻射等優點，故係已逐漸成為新世代顯示器的主流。而薄膜電晶體液晶顯示器係具有朝向全彩、高解析度、輕/薄、低耗能量、大/多樣化面積、3D 立體顯像及應答速率 (response speed) 快的發展趨勢。

薄膜電晶體液晶顯示器的應答速率及顯示畫素的信賴度，係為決定顯示器動態畫面品質的重要關鍵。因此，相關大廠對於提昇薄膜電晶體液晶顯示器的應答速率及顯示畫素的信賴度，莫不卯足全勁，以期薄膜電晶體液晶顯示器的品質能夠被有效地加以提昇。

請參照第1A圖，其所繪示乃傳統之薄膜電晶體液晶顯示器基板的示意圖。傳統之薄膜電晶體液晶顯示器基板100，包括有基板110，及覆蓋於基板110上方的平坦化層140。基板110上係覆蓋有緩衝層115、二氧化矽層118、介電層130、保護層135及平坦化層140。

基板110上係具有薄膜電晶體116以及接觸窗插塞120 (一般而言，薄膜電晶體116中的閘極金屬層，可通稱為



五、發明說明 (2)

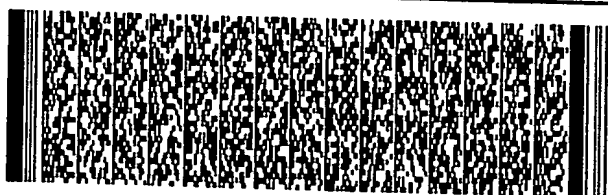
第一金屬層。而接觸窗插塞120則可通稱為第二金屬層。)，薄膜電晶體之源/汲極125係與接觸窗插塞120電性連接。基板110上方係具有保護層135，且位於保護層135上方則具有平坦化層140。平坦化層140與保護層135係共同具有可暴露出接觸窗插塞120的介層洞145。

第1A圖中的剖面1B-1B，係對應至第1B圖，其繪示為介層洞145的剖視圖。由第1B圖中可看出，傳統之介層洞145的斷面外廓147係為圓形（為求清楚表示斷面外廓147的形狀，因此於第1B圖中，並未繪示出覆於介層洞145洞壁上之ITO 150的剖面。）。而介層洞145係以透過迴焊（reflow）的方式，而具有如第1A圖中所示的斜度149。

請同時參照第1A圖與第1C圖。第1C圖繪示乃第1A圖中圓形虛線所匡示之局部放大圖。迴焊平坦化層140的目的，在於使介層洞145可以產生吾人想要的斜度149。而在習知的作法中，介層洞145的斷面外廓147係為圓形（第1B圖），其所造成經迴焊後介層洞145的斜度149較大（經實作約為75度）。

而著因於介層洞具有較大之斜度149，使得之後沉積於介層洞145中的ITO 150，便會有如第1C圖中矩形虛線所匡示部分，於ITO 150與接觸窗插塞120接觸的部分，ITO 150會有相當銳利的凹點。並且，於ITO 150所具有的凹點處，ITO 150的厚度相對而言則較薄。

因此，對於整個ITO 150而言，ITO 150於此銳利的凹點處，就相當於串聯有一個大電阻。當薄膜電晶體116於



五、發明說明 (3)

開啟或關閉畫素時，此大電阻就會使得畫素的亮、暗，有明顯的延遲現象產生。此將會使得薄膜電晶體液晶顯示器的應答速率只能維持在較慢的品質。

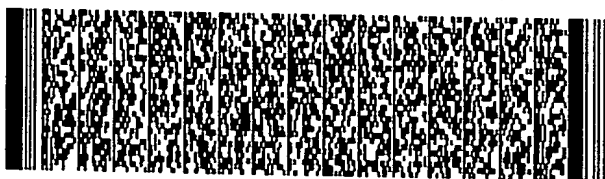
另外，由於ITO 150在與接觸窗插塞120接觸的部分，具有較為銳利的凹點，因此，此凹點處也是整個ITO 150中最脆弱的地方。ITO 150極易在這個地方斷裂。ITO 150的斷裂，將會使得畫素無法為薄膜電晶體116驅動，畫素將會是永遠的亮點，進而影響薄膜電晶體液晶顯示器的出廠品質。

上述覆蓋於接觸窗插塞120上方的保護層135與平坦化層140，亦可改以僅覆蓋平坦化層140替代。亦即，原本平坦化層140與保護層135所共同具有之介層洞145，係可只為平坦化層所具有。而經迴焊後之平坦化層，亦可使具圓形斷面外廓的介層洞僅能具有較大的斜度。因此，介層洞之斜度的大小乃取決於介層洞之斷面外廓的形狀，而與接觸窗插塞上只覆有平坦化層或依序覆有保護層與平坦化層並無直接之關連。

【發明內容】

有鑑於此，本發明的目的就是在提供一種薄膜電晶體液晶顯示器基板，使用此種薄膜電晶體液晶顯示器基板，將使薄膜電晶體液晶顯示器的品質可以被有效提昇。

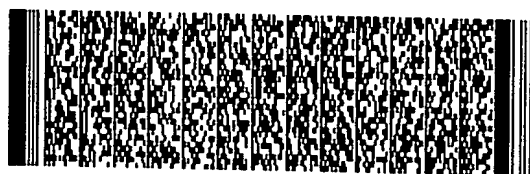
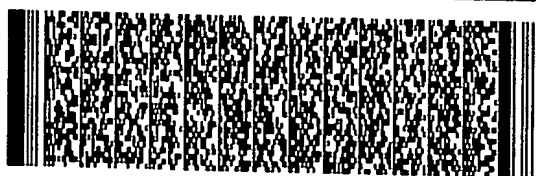
根據上述目的，本發明提出一種薄膜電晶體液晶顯示器基板，主要包括有基板及覆蓋於基板上方之平坦化層。



五、發明說明 (4)

基板上係定義有薄膜電晶體與接觸窗插塞，且薄膜電晶體之源/汲極係與接觸窗插塞電性連接。平坦化層係覆蓋於基板上方，且平坦化層係具有可暴露出接觸窗插塞之介層洞，而介層洞係具有一斷面外廓，此斷面外廓係具有至少一直邊。其中，介層洞係可透過迴焊過程而具有斜度。上述之斷面外廓可以是矩形的。介層洞係可透過微影製程而形成，且微影製程所使用的光罩係具有對應於斷面外廓之圖案。另外，於平坦化層上方與介層洞中係沉積有導電材料，此導電材料係與接觸窗插塞電性連接。且，此導電材料係可以為氧化銦錫。上述之薄膜電晶體液晶顯示器基板，於基板與平坦化層間，亦係可覆蓋有一層保護層，而介層洞係為平坦化層與保護層共同所具有。

根據上述目的，本發明另提出一種平坦化層中之介層洞結構，主要包括有基板及覆蓋於基板上方之平坦化層。基板上係定義有電晶體與接觸窗插塞，且電晶體之源/汲極係與接觸窗插塞電性連接。平坦化層係覆蓋於基板上方，且平坦化層係具有可暴露出接觸窗插塞之介層洞，而介層洞係具有一斷面外廓，此斷面外廓係具有至少一直邊。其中，介層洞係可透過迴焊過程而具有斜度。上述之斷面外廓可以是矩形的。介層洞係可透過微影製程而形成，且微影製程所使用的光罩係具有對應於斷面外廓之圖案。另外，於平坦化層上方與介層洞中係沉積有導電材料，此導電材料係與接觸窗插塞電性連接。與上述之平坦化層中之介層洞結構相似，另一種於平坦化層與保護層中之介層



五、發明說明 (5)

洞結構，係於基板與平坦化層間，覆蓋有一層保護層，而介層洞係為平坦化層與保護層共同所具有。上述之平坦化層中之介層洞結構，以及平坦化層與保護層中之介層洞結構，則係均可用於薄膜電晶體液晶顯示器基板中。

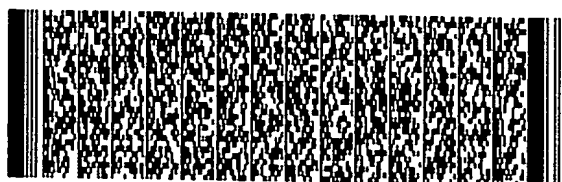
為讓本發明之上述目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

請參照第2A圖，其所繪示乃依照本發明較佳實施例之薄膜電晶體液晶顯示器基板的示意圖。薄膜電晶體液晶顯示器基板200，主要包括有基板210，及覆蓋於基板210上方的平坦化層240。通常，基板210上係依序覆蓋有緩衝層215、二氧化矽層218、介電層230、保護層235及平坦化層240。

基板210上係定義有薄膜電晶體216與接觸窗插塞220（通稱為第二金屬層（metal 2）），並且，薄膜電晶體之源/汲極225係與接觸窗插塞220電性連接。平坦化層240係覆蓋於基板210上方，且平坦化層240係具有可暴露出接觸窗插塞220之介層洞245。

第2A圖中的剖面2B-2B，係對應至第2B圖，其所繪示乃介層洞245的剖視圖。由第2B圖中可看出，本發明之介層洞245的斷面外廓247係為具有至少一直邊的形狀，亦即，係為非圓形的形狀，例如，為具有四條直邊的矩形。



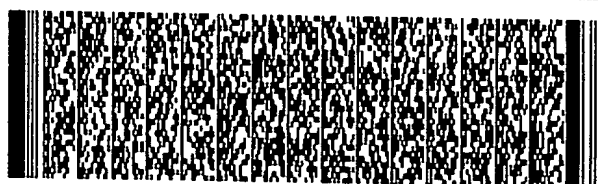
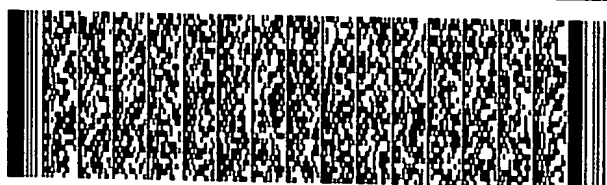
五、發明說明 (6)

其係有別於傳統之薄膜電晶體液晶顯示器基板100上，於平坦化層140中的介層洞145的斷面外廓147為圓形。(為求清楚表示斷面外廓247，因此於第2B圖中，並未繪示出覆於介層洞245洞壁上之ITO 250的剖面。)。而介層洞245係以透過迴焊的方式而具有如第2A圖中所示的斜度249。

請同時參照第2A圖與第2C圖。第2C圖繪示乃第2A圖中圓形虛線所匡示之局部放大圖。上述本發明之薄膜電晶體液晶顯示器基板200之平坦化層240，於第2B圖中，經微影製程所形成的介層洞245之斷面外廓247係為具有四條直邊的矩形(至少具有一條直邊的任意形狀皆可，亦即，係為非圓形皆可)。而於平坦化層240經迴焊後，此種具矩形之斷面外廓247的介層洞245，將得以獲得較小的斜度249(經實作約為51度)。

此具有較小斜度249的介層洞245，將使得沉積於介層洞245中，且與接觸窗插塞220電性連接之例如是ITO 250的導電材料，會有如第2C圖中矩形虛線所匡示部分，於ITO 250與接觸窗插塞220接觸的部分，ITO 150會有較為平緩的凹陷，以及較厚、較為均勻的厚度。

上述覆蓋於接觸窗插塞220上方的保護層235與平坦化層240，亦可改以僅覆蓋平坦化層240替代。亦即，原本平坦化層240與保護層235所共同具有之介層洞245，係可只為平坦化層240所具有。而經迴焊後之平坦化層240，亦可使具矩形斷面外廓的介層洞能具有較小的斜度。



五、發明說明 (7)

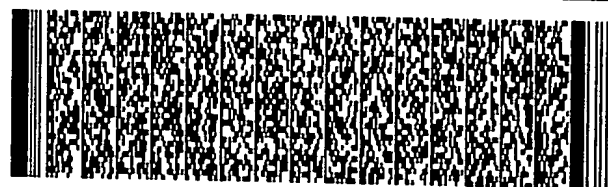
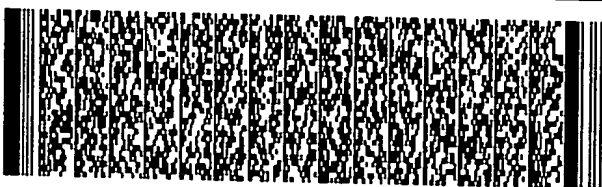
且，上述之結構亦可視為可用於一般半導體製程中的平坦化層與保護層中之介層洞結構，以及平坦化層中之介層洞結構。除了薄膜電晶體216可應用此兩種結構外，一般半導體製程中的電晶體亦可使用此兩種結構。而此兩種結構，係皆可用於薄膜電晶體液晶顯示器基板中，且無論是用於非晶矽的製程或低溫多晶矽（LTPS）的製程皆可。

另外，上述之於微影製程中所使用的光罩，係具有對應於斷面外廓247的圖案。而斷面外廓247除了可以是矩形外，任何例如是半圓形（半圓形具有一直邊）、三邊形（具有三直邊）、五邊形（具有五直邊）等具有至少一直邊之非圓形的外廓，均可用以做為介層洞145的斷面外廓。

因此，本發明上述實施例所揭露之薄膜電晶體液晶顯示器基板，至少具有之優點為：對於整個ITO 250而言，ITO 250在與接觸窗插塞220接觸的地方具有相當均勻的厚度。因此，相較於習知的薄膜電晶體液晶顯示器基板100，當薄膜電晶體216於開啟或關閉畫素時，畫素的亮、暗，就不會再有延遲的現象產生。此將可以使得薄膜電晶體液晶顯示器的應答速率能夠有效被提昇。

再者，由於ITO 250在與接觸窗插塞220接觸的部分相當平滑，因此，將不會有應力集中的地方產生。ITO 250因此而不易斷裂，進而能夠確保薄膜電晶體液晶顯示器的品質。

綜上所述，雖然本發明已以實施例揭露如上，然其並



五、發明說明 (8)

非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

【圖式簡單說明】

第1A圖繪示乃傳統之薄膜電晶體液晶顯示器基板的示意圖。

第1B圖繪示乃第1A圖中介層洞145的剖視圖。

第1C圖繪示乃第1A圖中圓形虛線所匡示之局部放大圖。

第2A圖繪示乃依照本發明較佳實施例之薄膜電晶體液晶顯示器基板的示意圖。

第2B圖繪示乃第2A圖中介層洞245的剖視圖。

第2C圖繪示乃第2A圖中圓形虛線所匡示之局部放大圖。

圖式標號說明

100、200：薄膜電晶體液晶顯示器基板

110、210：基板

115、215：緩衝層

116、216：薄膜電晶體

118、218：二氧化矽層

120、220：接觸窗插塞

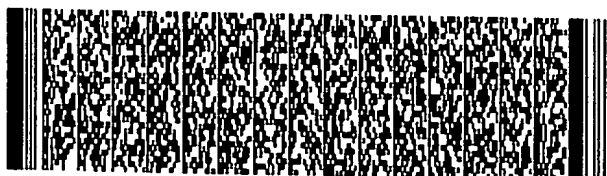
125、225：源/汲極

130、230：介電層

135、235：保護層

140、240：平坦化層

145、245：介層洞



圖式簡單說明

147、247：斷面外廓

149、249：斜度

150、250：ITO



六、申請專利範圍

1. 一種薄膜電晶體液晶顯示器基板，至少包括：

一基板，定義有一薄膜電晶體與一接觸窗插塞 (contact plug)，該薄膜電晶體之一源/汲極係與該接觸窗插塞電性連接；以及

一平坦化層，覆蓋於該基板上方，該平坦化層係具有一可暴露出該接觸窗插塞之介層洞 (via hole)，該介層洞具有一斷面外廓，該斷面外廓係具有至少一直邊；

其中，該介層洞係可透過一迴焊 (reflow) 過程而具有一斜度 (taper)。

2. 如申請專利範圍第1項所述之薄膜電晶體液晶顯示器基板，其中該斷面外廓係非圓形。

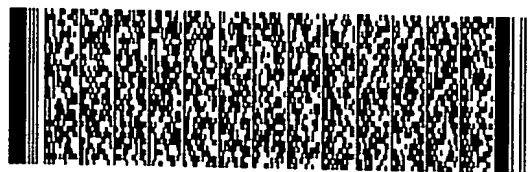
3. 如申請專利範圍第1項所述之薄膜電晶體液晶顯示器基板，其中該介層洞係透過一微影製程 (photolithography) 所形成，該微影製程所使用之一光罩係具有對應於該斷面外廓之一圖案。

4. 如申請專利範圍第1項所述之薄膜電晶體液晶顯示器基板，其中該平坦化層上方與該介層洞中更沉積有一導電材料，該導電材料係與該接觸窗插塞電性連接。

5. 如申請專利範圍第4項所述之薄膜電晶體液晶顯示器基板，其中該導電材料係氧化銦錫 (Indium Tin Oxide, ITO)。

6. 一種薄膜電晶體液晶顯示器基板，至少包括：

一基板，定義有一薄膜電晶體與一接觸窗插塞，該薄膜電晶體之一源/汲極係與該接觸窗插塞電性連接；



六、申請專利範圍

一保護層，覆蓋於該基板上方；

一平坦化層，覆蓋於該保護層上方，該平坦化層與該保護層係共同具有一可暴露出該接觸窗插塞之介層洞，該介層洞具有一斷面外廓，該斷面外廓係具有至少一直邊；

其中，該介層洞係可透過一迴焊過程而具有一斜度。

7. 如申請專利範圍第6項所述之薄膜電晶體液晶顯示器基板，其中該斷面外廓係非圓形。

8. 如申請專利範圍第6項所述之薄膜電晶體液晶顯示器基板，其中該介層洞係透過一微影製程所形成，該微影製程所使用之一光罩係具有對應於該斷面外廓之一圖案。

9. 如申請專利範圍第6項所述之薄膜電晶體液晶顯示器基板，其中該平坦化層上方與該介層洞中更沉積有一導電材料，該導電材料係與該接觸窗插塞電性連接。

10. 如申請專利範圍第9項所述之薄膜電晶體液晶顯示器基板，其中該導電材料係氧化銦錫。

11. 一種平坦化層中之介層洞結構，至少包括：

一基板，定義有一電晶體與一接觸窗插塞，該電晶體之一源/汲極係與該接觸窗插塞電性連接；以及

一平坦化層，覆蓋於該基板上方，該平坦化層係具有一可暴露出該接觸窗插塞之介層洞，該介層洞具有一斷面外廓，該斷面外廓係具有至少一直邊；

其中，該介層洞係可透過一迴焊過程而具有一斜度。

12. 如申請專利範圍第11項所述之平坦化層中之介層洞結構，其中該斷面外廓係非圓形。



六、申請專利範圍

13. 如申請專利範圍第11項所述之平坦化層中之介層洞結構，其中該介層洞係透過一微影製程所形成，該微影製程所使用之一光罩係具有對應於該斷面外廓之一圖案。

14. 如申請專利範圍第11項所述之平坦化層中之介層洞結構，其中該平坦化層上方與該介層洞中更沉積有一導電材料，該導電材料係與該接觸窗插塞電性連接。

15. 如申請專利範圍第11項所述之平坦化層中之介層洞結構，其中該平坦化層中之介層洞結構係可用於一薄膜電晶體液晶顯示器基板中。

16. 一種平坦化層與保護層中之介層洞結構，至少包括：

一基板，定義有一電晶體與一接觸窗插塞，該電晶體之一源/汲極係與該接觸窗插塞電性連接；

一保護層，覆蓋於該基板上方；

一平坦化層，覆蓋於該保護層上方，該平坦化層與該保護層係共同具有一可暴露出該接觸窗插塞之介層洞，該介層洞具有一斷面外廓，該斷面外廓係具有至少一直邊；

其中，該介層洞係可透過一迴焊過程而具有一斜度。

17. 如申請專利範圍第16項所述之平坦化層與保護層中之介層洞結構，其中該斷面外廓係非圓形。

18. 如申請專利範圍第16項所述之平坦化層與保護層中之介層洞結構，其中該介層洞係透過一微影製程所形成，該微影製程所使用之一光罩係具有對應於該斷面外廓之一圖案。



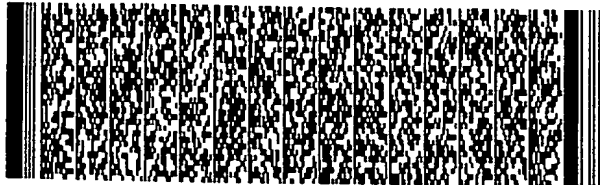
六、申請專利範圍

19. 如申請專利範圍第16項所述之平坦化層與保護層中之介層洞結構，其中該平坦化層上方與該介層洞中更沉積有一導電材料，該導電材料係與該接觸窗插塞電性連接。

20. 如申請專利範圍第16項所述之平坦化層與保護層中之介層洞結構，其中該平坦化層與保護層中之介層洞結構係可用於一薄膜電晶體液晶顯示器基板中。



第 1/18 頁



第 2/18 頁



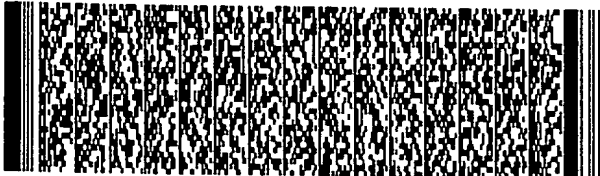
第 3/18 頁



第 4/18 頁



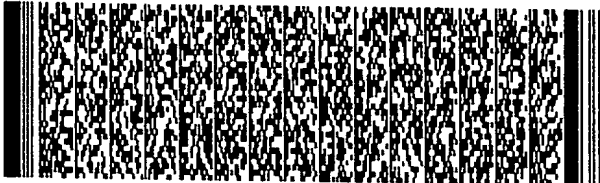
第 5/18 頁



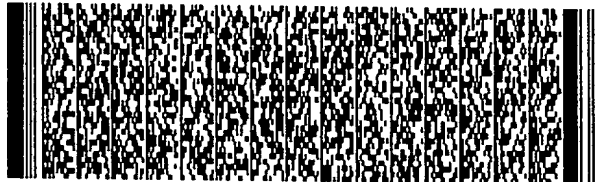
第 5/18 頁



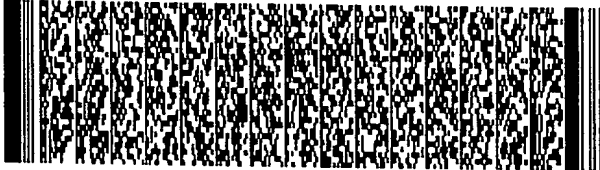
第 6/18 頁



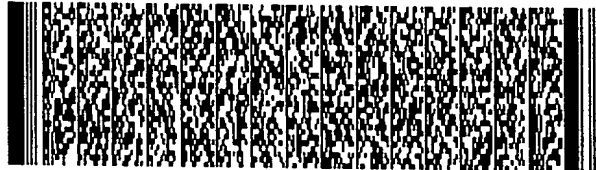
第 6/18 頁



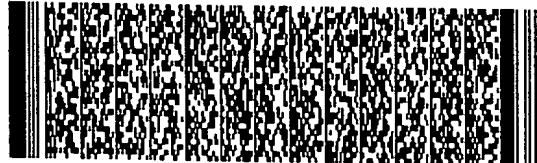
第 7/18 頁



第 7/18 頁



第 8/18 頁



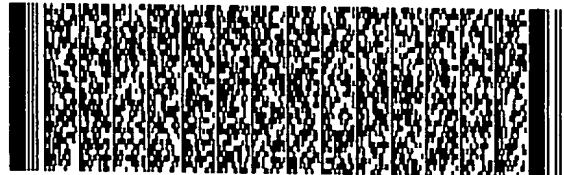
第 8/18 頁



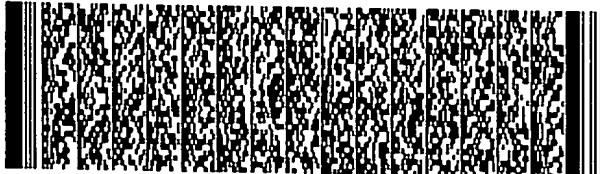
第 9/18 頁



第 9/18 頁



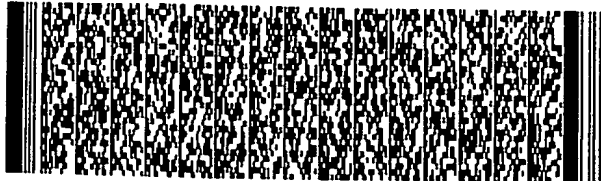
第 10/18 頁



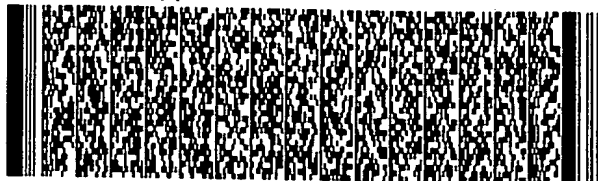
第 10/18 頁



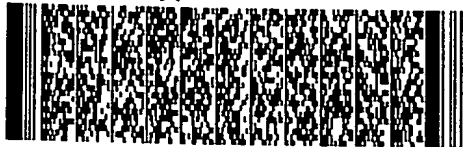
第 11/18 頁



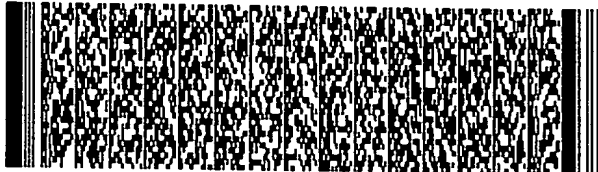
第 11/18 頁



第 12/18 頁



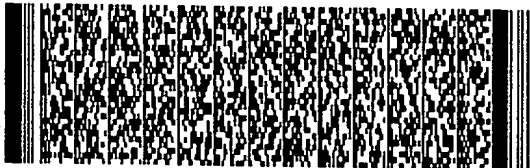
第 13/18 頁



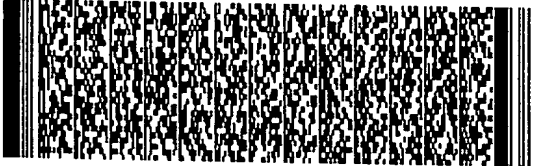
第 14/18 頁



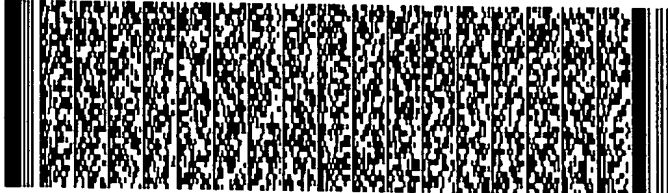
第 15/18 頁



第 15/18 頁



第 16/18 頁

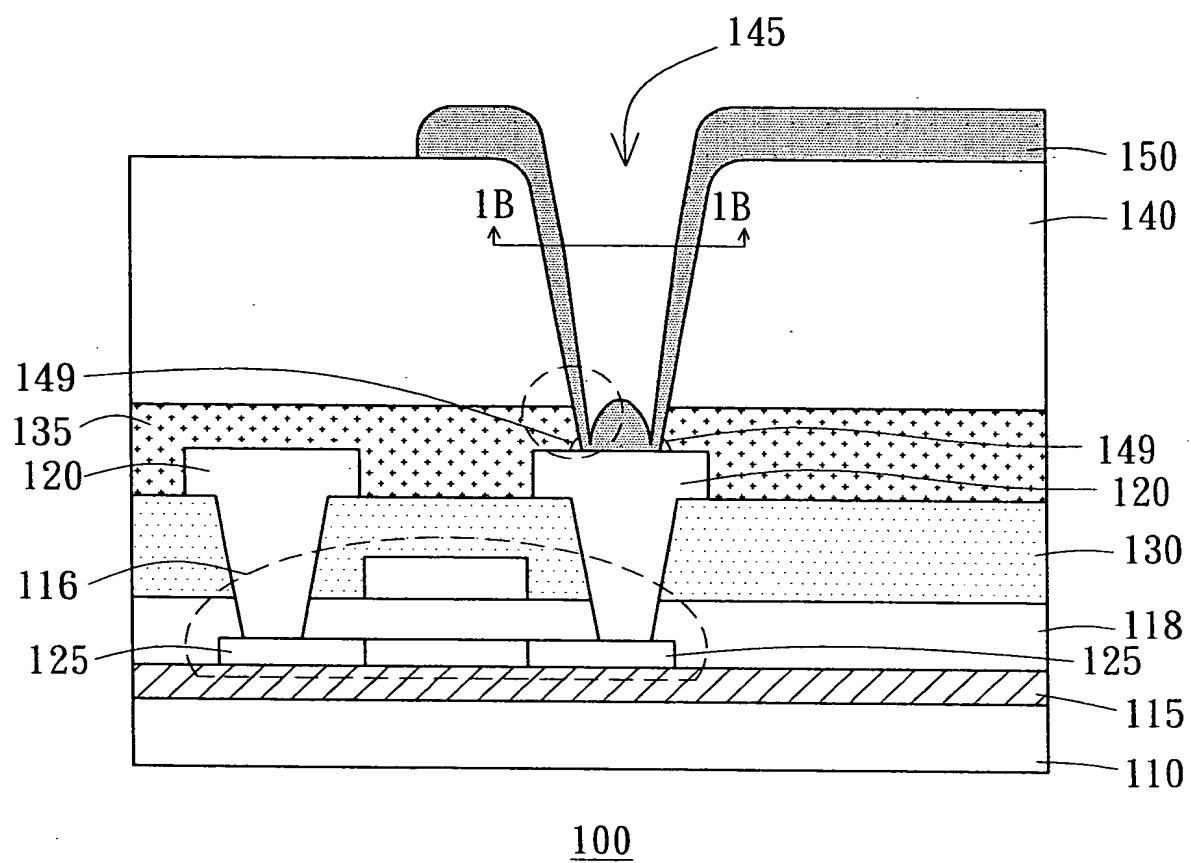


第 17/18 頁

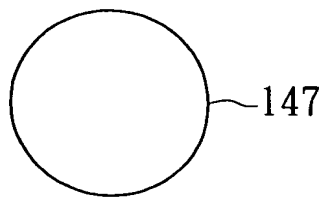


第 18/18 頁

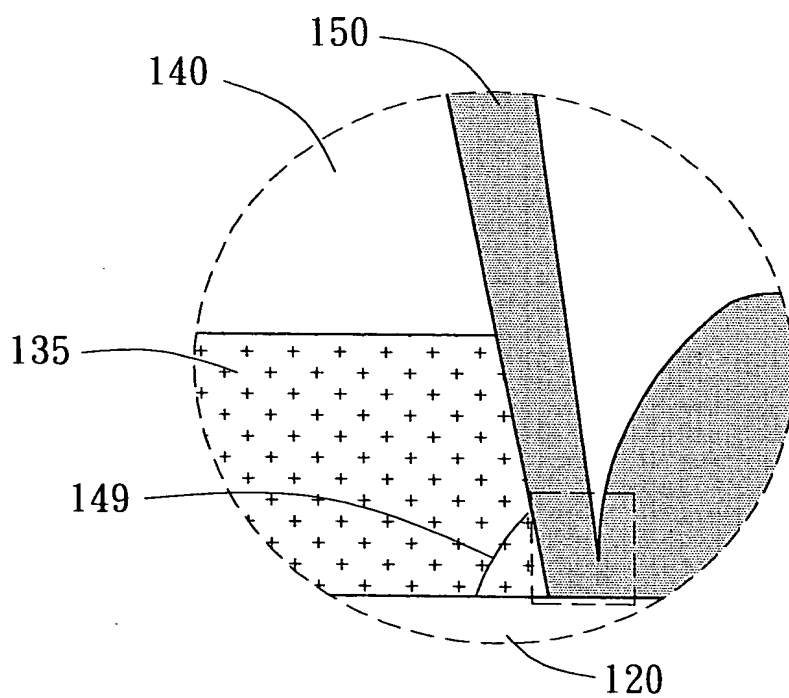




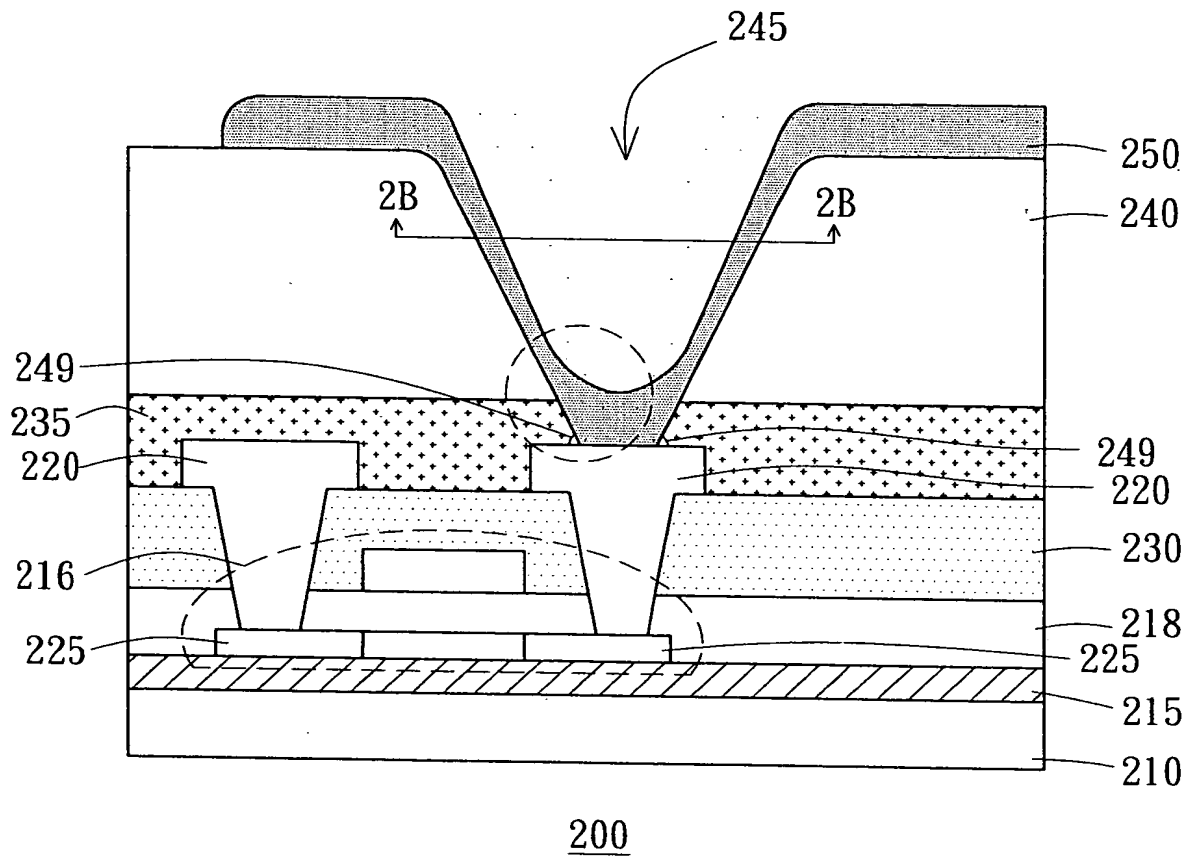
第 1A 圖



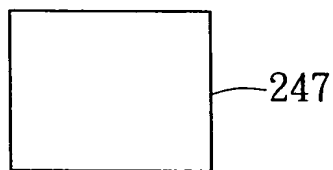
第 1B 圖



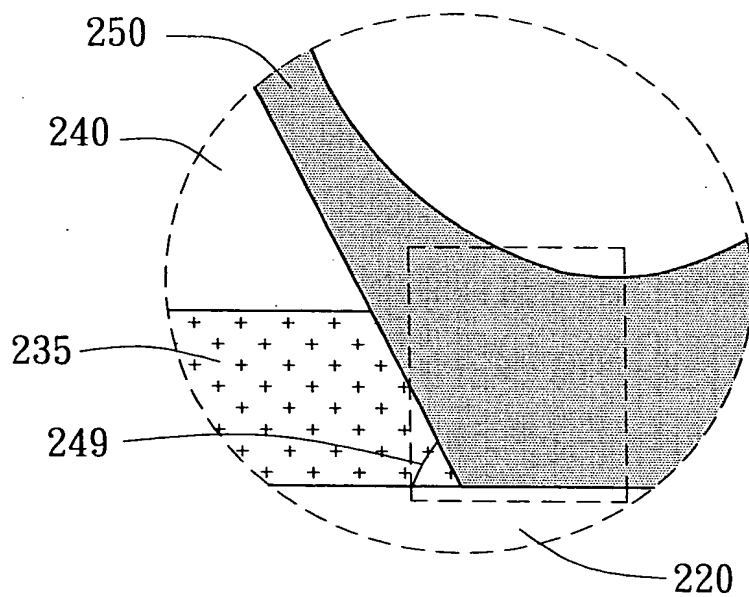
第 1C 圖



第 2A 圖



第 2B 圖



第 2C 圖